

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 2000215415 A

(43) Date of publication of application: 04.08.00

(51) Int. Cl

G11B 5/39

(21) Application number: 11017383

(22) Date of filing: 26.01.99

(71) Applicant: NEC CORP

(72) Inventor: HAYASHI KAZUHIKO  
OHASHI HIROYUKI  
ISHIWATA NOBUYUKI  
NAKADA MASABUMI  
MATSUDERA HISAO  
TSUGE HISANAO  
KAMIJO ATSUSHI

(54) MAGNETORESISTANCE EFFECT ELEMENT

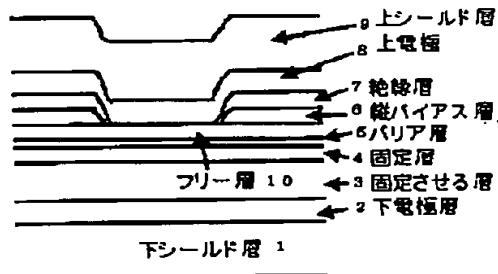
film including Au, Ag, Cu, Pt and Pd.

(57) Abstract:

COPYRIGHT: (C)2000,JPO

PROBLEM TO BE SOLVED: To obtain a magnetoresistance effect element having a high MR (magnetoresistance) ratio, not causing peeling and abnormality in the element and ensuring a high yield because the element has a lower electrode having a flat surface and excellent in adhesion to layers situated above and below the electrode and a barrier layer in the element is therefore flat.

SOLUTION: When a lower shield layer 1 and a lower electrode layer 2 are laminated on a substrate and a ferromagnetic tunnel joined part is further laminated on the lower electrode layer 2 to obtain a magnetoresistance effect element, the surface roughness of the lower electrode layer 2 is adjusted to 23 nm and the lower electrode layer 2 is formed as a single substance film, a multilayered film or an alloy film including Ta, Zr, Ti, Hf, W, Mo, Y, V, Nb, Au, Ag and Pd. The lower electrode layer 2 may be formed as a multilayered film consisting of a 1st layer which is a single substance film, a multilayered film or an alloy film including Ta, Zr, Hf, W, Ti, Mo, Y, V and Nb and a 2nd layer which is a single substance film, a multilayered film or an alloy



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-215415

(P2000-215415A)

(43)公開日 平成12年8月4日(2000.8.4)

(51)Int.Cl.<sup>7</sup>

G 11 B 5/39

識別記号

F I

G 11 B 5/39

マークト<sup>®</sup>(参考)

5 D 0 3 4

審査請求 有 請求項の数12 O.L (全21頁)

(21)出願番号 特願平11-17383

(22)出願日 平成11年1月26日(1999.1.26)

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 林 一彦

東京都港区芝五丁目7番1号 日本電気株式会社内

(72)発明者 大橋 啓之

東京都港区芝五丁目7番1号 日本電気株式会社内

(74)代理人 100065385

弁理士 山下 積平

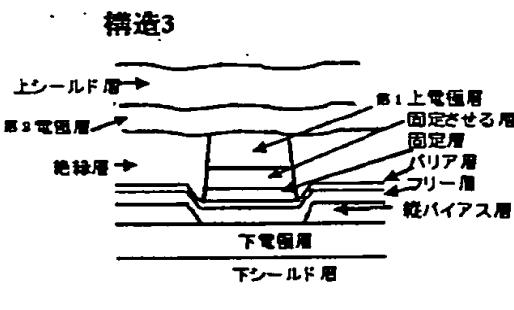
最終頁に続く

(54)【発明の名称】 磁気抵抗効果素子

(57)【要約】

【課題】 表面が平坦であり、上下に位置する層との密着性に優れる下電極を有し、そのためにパリア層が平坦であることからMR比が高く、剥離や素子異常の生ずることがなく、歩留まりの高い磁気抵抗効果素子を提供する。

【解決手段】 基板上に下シールド層1と下電極層2とを積層し、更に前記下電極層2上に、強磁性トンネル接合部を積層した磁気抵抗素子において、下電極層2の表面粗度を、3 nm以下とする。又、下電極層2を、Ta、Zr、Ti、Hf、W、Mo、Y、V、Nb、Au、Ag、Pdを含む単体、多層膜、又は合金膜とする。又、下電極層2を、Ta、Zr、Hf、W、Ti、Mo、Y、V、Nbを含む単体、多層膜、又は合金膜である第1層と、Au、Ag、Cu、Pt、Pdを含む単体、多層膜、又は合金膜である第2層との多層膜としてもよい。



## 【特許請求の範囲】

【請求項1】 基板上に下シールド層、下電極層、下地層、固定させる層、固定層、バリア層、フリー層、織バイアス層、絶縁層、上電極層、上シールド層を順次積層した磁気抵抗効果素子であって、

前記織バイアス層及び前記絶縁層を開口することによって前記下電極と前記上電極との間に電流経路を形成し、前記下シールド層の表面粗度を3nm以下とすることを特徴とする磁気抵抗効果素子。

【請求項2】 基板上に下シールド層、下電極層、固定させる層、固定層、バリア層、フリー層、上電極層、織バイアス層、上シールド層を順次積層した磁気抵抗効果素子であって、

前記上電極層を所定幅とすることによって前記下電極と前記上電極との間に電流経路を形成し、

前記下シールド層の表面粗度を3nm以下とすることを特徴とする磁気抵抗効果素子。

【請求項3】 基板上に下シールド層、下電極層、織バイアス層、フリー層、固定層、固定させる層、第1上電極層、第2上電極層、上シールド層を順次積層した磁気抵抗効果素子であって、

前記固定層、前記固定させる層、及び前記第1上電極層とを所定幅に形成して絶縁層に埋め込むとともに、前記織バイアス層を開口することによって前記下電極と前記上電極との間に電流経路を形成し、

前記下シールド層の表面粗度を3nm以下とすることを特徴とする磁気抵抗効果素子。

【請求項4】 基板上に下シールド層、下電極層、フリー層、織バイアス層、バリア層、固定層、固定させる層、上電極層、上シールド層を順次積層した磁気抵抗効果素子であって、

前記固定層、前記固定させる層、及び前記第1上電極層とを所定幅に形成して絶縁層に埋め込むとともに、前記織バイアス層を開口することによって前記下電極と前記上電極との間に電流経路を形成し、

前記下シールド層の表面粗度を3nm以下とすることを特徴とする磁気抵抗効果素子。

【請求項5】 基板上に下シールド層、下電極層、固定させる層、固定層、バリア層、フリー層、上電極層、上シールド層を順次積層した磁気抵抗効果素子であって、前記フリー層を、絶縁層に埋め込むとともに、前記絶縁層上に織バイアス層を積層し、前記絶縁層及び前記織バイアス層の端部が前記フリー層に接することによって前記下電極と前記上電極との間に電流経路を形成し、

前記下シールド層の表面粗度を3nm以下とすることを特徴とする磁気抵抗効果素子。

【請求項6】 基板上に下シールド層、下電極層、固定させる層、固定層、バリア層、フリー層、上電極層、上シールド層を順次積層した磁気抵抗効果素子であって、前記フリー層を、絶縁性織バイアス層に埋め込むとともに

に、前記織バイアス層の端部が前記フリー層に接することによって前記下電極と前記上電極との間に電流経路を形成し、

前記下シールド層の表面粗度を3nm以下とすることを特徴とする磁気抵抗効果素子。

【請求項7】 基板上に下シールド層、下電極層、固定させる層、固定層、バリア層、フリー層、界面制御層、織バイアス層、上電極層、上シールド層を順次積層した磁気抵抗効果素子であって、

10 前記フリー層、前記界面制御層、及び前記織バイアス層を絶縁層に埋め込むとともに、前記織バイアス層の端部が前記フリー層に接することによって前記下電極と前記上電極との間に電流経路を形成し、  
前記下シールド層の表面粗度を3nm以下とすることを特徴とする磁気抵抗効果素子。

【請求項8】 絶縁層を介してヨークを配置したヨーク型磁気抵抗効果素子において、その下電極層の表面粗度を3nm以下とすることを特徴とする磁気抵抗効果素子。

20 【請求項9】 前記下電極層は、Ta、Zr、Ti、Hf、W、Mo、Y、V、Nb、Au、Ag、Pdの中の少なくとも一つを含む単体膜、多層膜、又は合金膜であることを特徴とする請求項1乃至8のいずれか一つに記載された磁気抵抗効果素子。

【請求項10】 前記下電極層は、Ta、Zr、Hf、W、Ti、Mo、Y、V、Nbの中の少なくとも一つを含む単体膜、多層膜、又は合金膜である第1の膜と、Au、Ag、Cu、Pt、Pdの中の少なくとも一つを含む単体膜、多層膜、又は合金膜である第2の膜とによる多層膜であることを特徴とする請求項1乃至8のいずれか一つに記載された磁気抵抗効果素子。

【請求項11】 請求項1乃至10のいずれか一つに記載された磁気抵抗効果素子と、前記磁気抵抗効果素子に電流を供給する手段と、前記磁気抵抗効果素子の抵抗率変化を検出する手段とを備えることを特徴とする磁気抵抗検出システム。

40 【請求項12】 データ記録のための複数個のトラックを有する磁気記憶媒体と、前記磁気記憶媒体上にデータを記憶させるための磁気記録システムと、請求項11記載の磁気抵抗検出システムと、前記磁気記録システム及び前記磁気抵抗検出システムとを選択された前記トラックへ移動させるアクチュエータとを備えることを特徴とする磁気記憶システム。

## 【発明の詳細な説明】

## 【0001】

【発明が属する技術分野】 本発明は磁気抵抗効果素子に関するもので、特に、表面が平坦化して、上下に位置する層との密着性に優れる下電極を形成し、そのためにバリア層が平坦であることからMR比が高く、剥離や素子異常の生ずることがなく、歩留まりの高い磁気抵抗効果素子に関するものである。

する。

【0002】

【従来の技術】従来、磁気抵抗(MR)センサ又はヘッドと呼ばれる磁気読み取り変換器は、大きな密度で磁性体表面からデータを読み取ることがわかっている。MRセンサは、読み取り素子によって感知される磁束の強さと方向の関数としての抵抗変化を介して磁界信号を検出する。こうした従来のMRセンサは、読み取り素子の抵抗の一成分が磁化方向と素子中を流れる感知電流の方向の間の角度の余弦の2乗に比例して変化する異方性磁気抵抗(AMR)効果に基づいて動作する。AMR効果のより詳しい説明は、たとえば、D. A. トムソン(Thompson)の論文"Memory, Storage, and Related Applications" IEEE Trans. on Mag. MAG-11, p. 1039 (1975)に出ていている。

AMR効果を用いた磁気ヘッドではバルクハウゼンノイズを抑えるために織バイアスを印加することが多いが、この織バイアス印加材料として、FeMn、NiMn、ニッケル酸化物などの反強磁性材料を用いる場合がある。

【0003】さらに最近では、積層磁気センサの抵抗変化が、非磁性層を介する磁性層間での電導電子のスピニ存性伝送、及びそれに付随する層界面でのスピニ存性散乱に帰される顕著な磁気抵抗効果が記載されている。この磁気抵抗効果は、「巨大磁気抵抗(GMR)効果」や「スピニ・バルブ効果」など様々な名称で呼ばれている。このような磁気抵抗センサは、AMR効果を利用するセンサで観察されるよりも、感度が改善され、抵抗変化が大きい。この種のMRセンサでは、非磁性層で分離された1対の強磁性体層の間の平面内抵抗が、2つの層の磁化方向間の角度の余弦に比例して変化する。

【0004】特開平2-61572号公報には、磁性層内の磁化の反平行整列によって生じる高いMR変化をもたらす積層磁性構造が記載されている。積層構造で使用可能な材料として、上記明細書には強磁性の遷移金属及び合金が挙げられている。又、中間層により分離している少なくとも2層の強磁性層の一方に固定させる層を附加した構造および固定させる層としてFeMnが適当であることが開示されている。

【0005】特開平4-358310号公報には、非磁性金属体の薄膜層によって仕切られた強磁性体の2層の薄膜層を有し、印加磁界が零である場合に2つの強磁性薄膜層の磁化方向が直交し、2つの非結合強磁性体層間の抵抗が2つの層の磁化方向間の角度の余弦に比例して変化し、センサ中を通る電流の方向とは独立であるようなMRセンサが開示されている。

【0006】特許公報第2701748号公報には、ノンカップリング型GMR素子を磁気抵抗効果素子に用いたヨーク型ヘッドにおいて、2つの電極の長辺が互いに

平行な場合について記述されている。

【0007】特開平4-103014号公報には、強磁性に他の中間層を挿入して多層膜とした強磁性トンネル接合素子において、少なくとも一層の強磁性層に反強磁性体からのバイアス磁界が印加されていることを特徴とする強磁性トンネル効果膜についての記載がある。

【0008】米国特許5,390,061には、強磁性トンネル接合を用いた再生ヘッドにおいて、下電極材料としてはCuやAlを用いた例が記載されている。

10 【0009】

【発明が解決しようとする課題】しかし、強磁性トンネル接合素子において安定な磁気抵抗変化を実現するためには、バリア層をいかに平坦に作成するかが重要になる。なぜなら、非磁性層が平坦でないと、結果的に非磁性層の厚みにむらができてしまい、リーク電流が生じてしまうためである。リーク電流の発生は当然抵抗変化率の減少につながる。又、通電により膜厚の薄いところから破壊が起きやすく、耐電圧特性が劣ることになる。下電極上に強磁性トンネル接合部が形成されるタイプの磁気抵抗効果素子においては、平坦なバリア層5を実現するためには、平坦な下電極表面を得ることが特に重要なとなる。なぜなら、下地層表面の粗度(ラフネス)はその上に形成される磁性層表面のラフネスとなり、バリア層のラフネスに受け継がれるからである。しかし、電極材料としてはただ平坦であれば良いというわけではなく、電極の上下にくる材料との密着性に優れ、はがれにくいことが重要である。

【0010】米国特許5,390,061に開示されているように、下電極材料としてはCuやAlを用いた例30においては、Alは電極の上下にくる層との密着性には優れるものの、低融点材料であるということが災いして、結晶粒径が大きく結果的に表面のラフネスが大きいという欠点があった。実際に、Al上にトンネル磁気抵抗膜(TMR膜:Tunneling Magneto-Resistance膜)を形成させてみると、バリア層のラフネスが大きくそのためMR比が低下していた。一方、Cuは結晶粒径が小さくその上に形成させた強磁性トンネル接合部のバリア層は平坦に作成でき、大きなMR比は得られるものの、Cu層の上下の層との密着性に劣り、通常の作成法では剥離が生じたり、強磁性トンネル接合部にひずみが入り特性が劣化するなどの問題が生じることがあった。

【0011】強磁性トンネル接合ヘッド用の下電極材料としては、表面の平坦性と上下の層との密着性の両方が優れていることが重要であるが、そのような下電極材料は報告されていない。

【0012】そこで、本発明は、表面が平坦であり、上下に位置する層との密着性に優れる下電極を有し、そのためにバリア層が平坦であることからMR比が高く、剥離や素子異常の生ずることがなく、歩留まりの高い磁気

抵抗効果素子を提供することを課題としている。

【0013】

【課題を解決するための手段】上記の課題を解決するための本発明の磁気抵抗効果素子は、基板上に下シールド層と下電極層とを積層し、更に前記下電極層上に、強磁性トンネル接合部を積層している。ここで、下シールド層は、下電極層を兼ねてもよい。

【0014】本発明においては、上述した構造を含む磁気抵抗効果素子において、下電極層2の表面粗度を3nm以下としている。

【0015】又、その下電極層を、Ta、Zr、Ti、Hf、W、Mo、Y、V、Nb、Au、Ag、Pdを含む単体、多層膜、又は合金膜としている。

【0016】又、下電極層を、Ta、Zr、Hf、W、Ti、Mo、Y、V、Nbを含む単体、多層膜、又は合金膜である第1層と、Au、Ag、Cu、Pt、Pdを含む単体、多層膜、又は合金膜である第2層との多層膜としてもよい。

【0017】

【発明の実施の形態】以下、図面を参照して、本発明の実施の形態について説明する。

【0018】図1は種々の下電極層2とガラス基板との付着力の測定結果である。付着力はガラス基板上に種々の下電極材料を成膜し、治具を押しつけることにより基板を曲げて最初に剥離が起こる押しつけ量から膜に印加されている応力を計算し、その応力値を付着力とすることにより求めた。図中には従来の電極材料である、A1及びCuの場合も示してある。A1の場合は付着力は43GPaと良好であるが、表面荒さは0.45nmと大きい。一方、Cuは表面粗度は0.24nmと良好であるが、付着力は19GPaと小さい。これに対し、A1およびCu以外で図中に示した材料はいずれも、付着力、表面粗度ともに優れている。

【0019】付着力が優れていれば剥離が起りにくいのは当然であるが、ヘッドの場合には微少な剥離が強磁性トンネル接合部に印加されている応力の変化につながることがある。強磁性トンネル接合部は応力のかかった状態で最良の磁界再生特性を示せるように設計されているので、応力の変化は再生特性の劣化につながる。付着力が大きければこのような特性劣化も防ぐことができ、良好な再生特性を持つヘッドを得ることができる。

【0020】下電極材料表面の平坦性はその上に形成される強磁性トンネル接合部のバリア層5の平坦性にも影響を及ぼす。一般に、下電極層2表面のラフネスが大きければバリア層5のラフネスも大きくなる。

【0021】図2に示すように、バリア層5のラフネスが大きいとバリア層5の厚みに場所による差が生じる。トンネル電流は膜厚が薄いところを集中的に流れるから、厚いところを流れる電流値が低下し、MR比は小さくなる。

【0022】磁気抵抗効果ヘッドとしてはいくつかの構成を用いることができる。

【0023】【構造1】図3にシールド型センサ部を空気ペアリング面(ABS:Air Bearing Surface)に平行に切った時の断面の概念図を示す。ハードディスク装置においては、磁気ヘッドのスライダは、回転する磁気ディスクからの空気の流れを受けて浮上し、安定した浮上姿勢をとる。この空気の流れを受ける面を以下ABS面という。

10 【0024】図3に示す構造1においては、基板上に下シールド、下電極層2、下地層、固定させる層3、固定層4、バリア層5、フリー層が順次積層される。その上に図に示したようにパターン化された縦バイアス層6および絶縁層7が積層される。さらにその上に上電極層8および上シールド層9が積層される。下地層/固定させる層3/固定層4/バリア層5/フリー層の部分が強磁性トンネル接合部である。

【0025】ここで、フリー層においては、スピナブルの構成要素で、外部磁界に応じて自由に磁化方向が変化するので、フリー層と呼んでいる。

【0026】又、スピナブルにおいては、フリー層と固定層との磁化方向の角度により出力が決まるので、フリー層の磁化が回転した場合、非磁性層を介してフリー層に隣接している磁性層は、その磁化が固定されている必要がある。この意味でこの磁性層を固定層と呼んである。

【0027】又、固定させる層とは、固定層の磁化方向を固定させる層であり、反強磁性層や硬質磁性層が用いられる。

30 【0028】さて、この構造1において、仮に図中の上電極から下電極へ電流を流したとすると、電流は上電極から左右に配置された絶縁層7の間を通り、フリー層、バリア層5、固定層4、固定させる層3、下地層を通して、下電極層2へと流れる。この際、縦バイアス層6は電流の流れから絶縁されているので、電流の流れ方に関与することはない。又、縦バイアス層6はフリー層上に直接積層されているので、その縦バイアスはフリー層に十分印加されることになる。したがって、この構造を用いることにより、強磁性トンネル接合部に流れるセンス電流を制御すると同時に、フリー層に印加される縦バイアスを制御する。

【0029】ここでは、下シールド上に下電極を積層し、上電極上に上シールドを積層した構造について記述したが、下シールドと下電極との間、又は上電極と上シールドとの間に下ギャップ層として絶縁層7を配置することも可能である。又、下シールドと下電極、上電極と上シールドを兼用にすることもできる。反強磁性層と下電極層2との間には下地層、フリー層と上電極層8との間には上部層を設けることも可能である。

50 【0030】【構造2】図4にシールド型センサ部をA

B S面に平行に切った時の断面の概念図を示す。この構成では、基板上に下シールド、下電極層2、固定させる層3、固定層4、バリア層5、フリー層が順次積層される。その上に図に示したようにパターン化された上電極層8が積層される。さらにその上に縦バイアス層6および上シールド層9が積層される。固定させる層3／固定層4／バリア層5／フリー層の部分が強磁性トンネル接合部である。この構造では、仮に図中の上電極から下電極へ電流を流したとすると、電流は上電極からフリー層、バリア層5、固定層4、固定させる層3を通過し、下電極層2へと流れる。この際、縦バイアス層6は電流の流れ方に関与することはない。又、縦バイアス層6はフリー層上に直接積層されているので、その縦バイアスはフリー層に十分印加されることになる。したがって、この構造を用いることにより、強磁性トンネル接合部を流れるセンス電流を制御すると同時に、フリー層に印加される縦バイアスを制御する。

【0031】ここでは、下シールド上に下電極を積層し、上電極上に上シールドを積層した構造について述べたが、下シールドと下電極との間、又は上電極と上シールドとの間に下ギャップ層として絶縁層7を配置することも可能である。又、下シールドと下電極、上電極と上シールドを兼用にすることもできる。反強磁性層と下電極層2との間には下地層、フリー層と上電極層8との間には上部層を設けることも可能である。

【0032】【構造3】図5にシールド型センサ部をA B S面に平行に切った時の断面の概念図を示す。この構成では、基板上に下シールドおよび下電極層2が積層される。その上にフリー層およびバリア層5が積層される。バリア層5上の左右の縦バイアス層6の間の部分に、固定層4／固定させる層3／上電極が積層されこれらは図のようにパターン化される。パターン化された固定層4／固定させる層3／上電極の左右には絶縁層7が配置される。さらにその上に上電極および上シールド層9が積層される。下地層／固定させる層3／固定層4／バリア層5／フリー層の部分が強磁性トンネル接合部である。この構造では、仮に図中の上電極から下電極へ電流を流したとすると、電流は上電極から固定させる層3、固定層4、バリア層5、フリー層を通過し、下電極層2へと流れる。この際、縦バイアス層6は電流の流れ方に関与することはない。又、縦バイアス層6はフリー層上に直接積層されているので、その縦バイアスはフリー層に十分印加されることになる。したがって、この構造を用いることにより、強磁性トンネル接合部を流れるセンス電流を制御すると同時に、フリー層に印加される縦バイアスを制御する。ここでは、下シールド上に下電極を積層し、上電極上に上シールドを積層した構造について述べたが、下シールドと下電極との間、又は上電極と上シールドとの間に下ギャップ層として絶縁層7を配置することも可能である。又、下シールドと下電極、上

電極と上シールドを兼用にすることもできる。下電極層2とフリー層との間には下地層を、反強磁性層と上電極層8との間には上部層を設けることもできる。

【0033】【構造4】図6にシールド型センサ部をA B S面に平行に切った時の断面の概念図を示す。この構成では、基板上に下シールド、下電極層2、およびフリー層が積層される。その上に図のようにパターン化された縦バイアス層6が積層される。フリー層上の左右の縦バイアス層6の間の部分に、バリア層5／固定層4／固定させる層3／上電極層8が積層されこれらは図のようにパターン化される。下地層／固定させる層3／固定層4／バリア層5／フリー層の部分が強磁性トンネル接合部である。この構造では、仮に図中の上電極から下電極へ電流を流したとすると、電流は上電極から固定させる層3、固定層4、バリア層5、フリー層を通過し、下電極層2へと流れる。この際、縦バイアス層6は電流の流れ方に関与することはない。又、縦バイアス層6はフリー層上に直接積層されているので、その縦バイアスはフリー層に十分印加されることになる。したがって、この構造を用いることにより、強磁性トンネル接合部を流れるセンス電流を制御すると同時に、フリー層に印加される縦バイアスを制御する。

【0034】ここでは、下シールド上に下電極を積層した構造について述べたが、下シールドと下電極との間に下ギャップ層として絶縁層7を配置することも可能である。又、下シールドと下電極を兼用にすることもできる。下電極層2とフリー層との間には下地層を設けることもできる。

【0035】【構造5】図7にシールド型センサ部をA B S面に平行に切った時の断面の概念図を示す。この構成では、基板上に下シールド、下電極、反強磁性層、固定層4およびバリア層5が順次積層される。その上に図のようにパターン化されたフリー層を積層する。フリー層の左右には絶縁層7および縦バイアス層6がその端部がフリー層に接するように配置されている。さらにその上部には上電極層8および上シールド層9が積層される。下地層／固定させる層3／固定層4／バリア層5／フリー層の部分が強磁性トンネル接合部である。この構造では、仮に図中の上電極から下電極へ電流を流したとすると、電流は上電極からフリー層、バリア層5、固定層4、固定させる層3を順次通過し、下電極層2へと流れる。この際、縦バイアス層6は絶縁層7およびバリア層5により固定層4以下の層と電気的に絶縁されているので、電流の流れ方に関与することはない。又、縦バイアス層6はフリー層に接しているので、その縦バイアスはフリー層に十分印加されることになる。したがって、この構造を用いることにより、強磁性トンネル接合部を流れるセンス電流を制御すると同時に、フリー層に印加される縦バイアスを制御する。

【0036】ここでは、下シールド上に下電極を積層

し、上電極上に上シールドを積層した構造について述べたが、下シールドと下電極との間、又は上電極と上シールドとの間に下ギャップ層として絶縁層7を配置することも可能である。又、下シールドと下電極、上電極と上シールドを兼用にすることもできる。下電極層2とフリー層との間には下地層を、反強磁性層と上電極層8との間には上部層を設けることもできる。

【0037】又、ここでは強磁性トンネル接合部のうちフリー層のみをパターン化した場合について示したが、少なくともフリー層がパターン化されればよく、それ以下の部分はどこまでパターン化するかは適宜選択することができる。

【0038】【構造6】図8にシールド型センサ部をA BS面に平行に切った時の断面の概念図を示す。この構成では、基板上に下シールド、下電極、反強磁性層、固定層4およびバリア層5が順次積層される。その上に図のようにパターン化されたフリー層を積層する。フリー層の左右には酸化物繊バイアス層6がその端部がフリー層に接するように配置されている。さらにその上部には上電極層8および上シールド層9が積層される。下地層／固定させる層3／固定層4／バリア層5／フリー層の部分が強磁性トンネル接合部である。この構造では、仮に図中の上電極から下電極へ電流を流したとすると、電流は上電極からフリー層、バリア層5、固定層4、固定させる層3を順次通過し、下電極層2へと流れる。この際、酸化物繊バイアス層6は絶縁層7なので、電流の流れ方に関与することはない。又、繊バイアス層6はフリー層に接しているので、その繊バイアスはフリー層に十分印加されることになる。したがって、この構造を用いることにより、強磁性トンネル接合部を流れるセンス電流を制御すると同時に、フリー層に印可される繊バイアスを制御する。

【0039】ここでは、下シールド上に下電極を積層し、上電極上に上シールドを積層した構造について述べたが、下シールドと下電極との間、又は上電極と上シールドとの間に下ギャップ層として絶縁層7を配置することも可能である。又、下シールドと下電極、上電極と上シールドを兼用にすることもできる。下電極層2とフリー層との間には下地層を、反強磁性層と上電極層8との間には上部層を設けることもできる。又、ここでは強磁性トンネル接合部のうちフリー層のみをパターン化した場合について示したが、少なくともフリー層がパターン化されればよく、それ以下の部分はどこまでパターン化するかは適宜選択することができる。

【0040】【構造7】図9にシールド型センサ部をA BS面に平行に切った時の断面の概念図を示す。この構成では、基板上に下シールド、下電極、固定させる層3、固定層4およびバリア層5が順次積層される。その上に図のようにパターン化されたフリー層／界面制御層／繊バイアス層6を積層する。繊バイアスは界面制御層

により印加される大きさがコントロールされた後に、フリー層に印加される。フリー層の左右には絶縁層7が配置されている。さらにその上部には上電極層8および上シールド層9が積層される。下地層／固定させる層3／固定層4／バリア層5／フリー層の部分が強磁性トンネル接合部である。この構造では、仮に図中の上電極から下電極へ電流を流したとすると、電流は上電極から繊バイアス層6、界面制御層、フリー層、バリア層5、固定層4、固定させる層3を順次通過し、下電極層2へと流れる。この際、酸化物繊バイアス層6は絶縁層7なので、電流の流れ方に関与することはない。又、繊バイアス層6はフリー層に接しているので、その繊バイアスはフリー層に十分印加されることになる。したがって、この構造を用いることにより、強磁性トンネル接合部に流れるセンス電流を制御すると同時に、フリー層に印可される繊バイアスを制御する。

【0041】ここでは、下シールド上に下電極を積層し、上電極上に上シールドを積層した構造について述べたが、下シールドと下電極との間、又は上電極と上シールドとの間に下ギャップ層として絶縁層7を配置することも可能である。又、下シールドと下電極、上電極と上シールドを兼用にすることもできる。下電極層2とフリー層との間には下地層を、反強磁性層と上電極層8との間には上部層を設けることもできる。繊バイアス材料に適当な材料を選べば、界面制御層を省略することもできる。又、ここでは強磁性トンネル接合部のうちフリー層のみをパターン化した場合について示したが、少なくともフリー層がパターン化されればよく、それ以下の部分はどこまでパターン化するかは適宜選択することができる。

【0042】図3から図9の7つの構造に対応する代表的な素子平面概念図を、図10から図16に示した。ここでは、繊バイアス形状として上から見て長方形のものを示したが、実際には種々の形状のものを用いることができる。

【0043】図10に示す構造1の磁気抵抗効果素子の平面図において、A1部は、下シールド層／下電極となっている。又、B1部は、下シールド層／下電極／固定させる層／固定層／バリア層／絶縁層となっている。又、C1部は、下シールド層／下電極／固定させる層／固定層／バリア層／フリー層／繊バイアス層／絶縁層／上電極層／上シールド層となっている。又、D1部は、下シールド層／下電極／固定させる層／固定層／バリア層／フリー層／上電極層／上シールド層となっている。又、E1部は、下シールド層／下電極／固定させる層／固定層／バリア層／絶縁層／上電極層／上シールド層となっている。

【0044】図11に示す構造2の磁気抵抗効果素子の平面図において、A2部は、下シールド層／下電極となっている。又、B2部は、下シールド層／下電極／固定

させる層／固定層／バリア層／絶縁層／上電極層となっている。又、C 2部は、下シールド層／下電極／固定させる層／固定層／バリア層／絶縁層となっている。又、D 2部は、下シールド層／下電極／固定させる層／固定層／バリア層／絶縁層／上シールド層となっている。

又、E 2部は、下シールド層／下電極／固定させる層／固定層／バリア層／フリー層／縦バイアス層／上シールド層となっている。又、F 2部は、下シールド層／下電極／固定させる層／固定層／バリア層／フリー層／上電極層／縦バイアス層／上シールド層となっている。又、G 2部は、下シールド層／下電極／固定させる層／固定層／バリア層／絶縁層／上電極層//上シールド層となっている。

【0045】図12に示す構造3の磁気抵抗効果素子の平面図において、A3部は、下シールド層／下電極となっている。又、B3部は、下シールド層／下電極／フリー層／バリア層／絶縁層となっている。又、C3部は、下シールド層／下電極／緯バイアス層／フリー層／バリア層／絶縁層／上電極層／上シールド層となっている。又、D3部は、下シールド層／下電極／フリー層／バリア層／固定層／固定させる層／上電極層／上シールド層となっている。又、E3部は、下シールド層／下電極／フリー層／バリア層／絶縁層／上電極層／上シールド層となっている。又、F3部は、下シールド層／下電極／フリー層／バリア層／絶縁層／上電極層／上シールド層となっている。

【0046】図13に示す構造4の磁気抵抗効果素子の平面図において、A4部は、下シールド層／下電極となっている。又、B4部は、下シールド層／下電極／フリー層／バリア層／絶縁層となっている。又、C4部は、下シールド層／下電極／フリー層／緯バイアス層／絶縁層／上シールド層となっている。又、D4部は、下シールド層／下電極／フリー層／バリア層／固定層／固定させる層／上電極層／上シールド層となっている。又、E4部は、下シールド層／下電極／フリー層／バリア層／絶縁層／上電極層／上シールド層となっている。又、F4部は、下シールド層／下電極／フリー層／バリア層／絶縁層／上電極層／上シールド層となっている。又、G4部は、下シールド層／下電極／フリー層／バリア層／絶縁層／上電極層となっている。又、H4部は、下シールド層／下電極／フリー層／絶縁層／上シールド層となっている。

【0047】図14に示す構造5の磁気抵抗効果素子の平面図において、A5部は、下シールド層／下電極となっている。又、B5部は、下シールド層／下電極／固定させる層／固定層／バリア層／絶縁層となっている。又、C5部は、下シールド層／下電極／固定させる層／固定層／バリア層／絶縁層／縦バイアス層／上電極層／上シールド層となっている。又、D5部は、下シールド層／下電極／固定させる層／固定層／バリア層／フリー

層／上電極層／上シールド層となっている。又、E 5部は、下シールド層／下電極／固定させる層／固定層／バリア層／絶縁層／上電極層／上シールド層となっている。又、F 5部は、下シールド層／下電極／固定させる層／固定層／バリア層／フリー層／絶縁層／織バイアス層／上電極層／上シールド層となっている。

【0048】図15に示す構造6の磁気抵抗効果素子の平面図において、A6部は、下シールド層／下電極となっている。又、B6部は、下シールド層／下電極／固定させる層／固定層／バリア層／絶縁層となっている。

【0049】図16に示す構造7の磁気抵抗効果素子の平面図において、A7部は、下シールド層／下電極となっている。又、B7部は、下シールド層／下電極／固定させる層／固定層／バリア層／絶縁層となっている。

又、C 7部は、下シールド層／下電極／固定させる層／固定層／バリア層／絶縁層／上電極層／上シールド層となっている。又、D 7部は、下シールド層／下電極／固定させる層／固定層／バリア層／フリー層／界面制御層／織バイアス層／上電極層／上シールド層となってい

30 る。

【0050】次に、図3から図9に示した構造1から構造7の各ヘッドの代表的な作成手順を示す。

【0051】図17は図3に示した構造のヘッドの作成手順の例である。基板上に下シールド、下電極、強磁性トンネル接合(MTJ)を順次形成する。その上にステンシルPRを形成し、縦バイアス及び絶縁層7を成膜した後にリフトオフする。更に、PRを形成し、バリア層5までミリングした後、絶縁層7を成膜する。リフトオフした後に、下電極が露出するまで絶縁層7部を穴あけ

【0052】図18は図4に示した構造のヘッドの作成手順の例である。基板上に下シールド、下電極、強磁性トンネル接合(MTJ)を順次形成する。その上にステンシルPRを形成し、バリア層5までミリングした後に、絶縁層7を成膜し、リフトオフする。PRを形成し、上電極を成膜した後にリフトオフする。PRを形成し、縦バイアス及び絶縁層7を成膜した後にリフトオフする。下電極が露出するまで絶縁層7部を穴あけし、上シールドを形成する。

50 【0053】図19は図5に示した構造のヘッドの作成

手順の例である。基板上に下シールド、下電極を順次形成する。その上にステンシルPRを形成し、織バイアスを成膜した後にリフトオフする。更に、MTJ、上電極を成膜した後に、PRを形成し、バリア層5までミリングする。絶縁層7を成膜し、リフトオフした後に、下電極が露出するまで絶縁層7部を穴あけし、上シールドを形成する。

【0054】図20は図6に示した構造のヘッドの作成手順の例である。基板上に下シールド、下電極、強磁性トンネル接合(MTJ)、上電極を順次形成する。その上にステンシルPRを形成し、フリー層までミリングした後にPR除去をする。更に、PRを形成し、織バイアス層6を成膜した後、リフトオフする。更に、絶縁層7を成膜し、ケミカルメカニカルポリッシング(CMP)により絶縁層7を上電極が露出するところまで削る。下電極が露出するまで絶縁層7部を穴あけし、上シールドを形成する。

【0055】図21は図7に示した構造のヘッドの作成手順の例である。基板上に下シールド、下電極、強磁性トンネル接合(MTJ)を順次形成する。その上にステンシルPRを形成し、バリア層5までミリングした後に、絶縁層7および織バイアス層6を順次成膜し、リフトオフする。更に、PRを形成し、絶縁層7までミリングした後に、PRを除去する。下電極が露出するまで絶縁層7部を穴あけし、上シールドを形成する。

【0056】図8に示した構造の作成手順は図21に示した図7の構造の場合と同じである。

【0057】図22は図9に示した構造のヘッドの作成手順の例である。基板上に下シールド、下電極、強磁性トンネル接合(MTJ)、界面制御層、織バイアス層6を順次形成する。その上にステンシルPRを形成し、バリア層5までミリングした後に、絶縁層7成膜し、リフトオフする。下電極が露出するまで絶縁層7部を穴あけし、上電極及び上シールドを形成する。

【0058】次に、7構造を構成する要素の詳細について述べる。

【0059】各層を構成する要素としては以下の材料が好適である。

【0060】[基板]アルチック、SiC、アルミナ、アルチック/アルミナ、SiC/アルミナ等が好適である。

【0061】[下シールド層1]NiFe、CoZr、又はCoFeB、CoZrMo、CoZrNb、CoZr、CoZrTa、CoHf、CoTa、CoTaHf、CoNbHf、CoZrNb、CoHfPd、CoTaZrNb、CoZrMoNi合金、FeAlSi、窒化鉄系材料、MnZnフェライト、NiZnフェライト、MgZnフェライトからなる単体、多層膜、および混合物等が好適である。

【0062】[下電極]Ta、Zr、Ti、Hf、W、

Mo、Y、Nb、Au、Ag、Pdをベースとする単体、多層膜、又は、合金膜からなるグループ、又は、Ta、Zr、Hf、W、Ti、Mo、Y、V、Nbをベースとする単体、多層膜、及び合金膜からなるグループと、Au、Ag、Cu、Pt、Pdをベースとする単体、多層膜、及び合金膜からなるグループとの多層膜、等が好適である。

【0063】[界面制御層]Al酸化物、Si酸化物、窒化アルミニウム、窒化シリコン、ダイヤモンドライカーボン、Au、Ag、Cu、Mo、W、Y、Ti、Zr、Hf、V、Nb、Taからなる単体、多層膜、および混合物等が好適である。

【0064】[上電極層8]Au、Ag、Cu、Mo、W、Y、Ti、Zr、Hf、V、Nb、Taからなる単体、多層膜、又は混合物等が好適である。

【0065】[上シールド層9]NiFe、CoZr、又はCoFeB、CoZrMo、CoZrNb、CoZr、CoZrTa、CoHf、CoTa、CoTaHf、CoNbHf、CoZrNb、CoHfPd、CoTaZrNb、CoZrMoNi合金、FeAlSi、窒化鉄系材料、MnZnフェライト、NiZnフェライト、MgZnフェライトからなる単体、多層膜、および混合物等が好適である。

【0066】[絶縁層7]Al酸化物、Si酸化物、窒化アルミニウム、窒化シリコン、ダイヤモンドライカーボンからなる単体、多層膜、および混合物等が好適である。

【0067】[下ギャップ層]Al酸化物、Si酸化物、窒化アルミニウム、窒化シリコン、ダイヤモンドライカーボンからなる単体、多層膜、および混合物等が好適である。

【0068】[上ギャップ層]Al酸化物、Si酸化物、窒化アルミニウム、窒化シリコン、ダイヤモンドライカーボンからなる単体、多層膜、および混合物等が好適である。

【0069】[上部層]Au、Ag、Cu、Mo、W、Y、Ti、Zr、Hf、V、Nb、Taからなる単体、多層膜、および混合物等が好適である。

【0070】[織バイアス層6]CoCrPt、CoCr、CoPt、CoCrTa、FeMn、NiMn、Ni酸化物、NiCo酸化物、Fe酸化物、NiFe酸化物、IrMn、PtMn、PtPdMn、ReMn、Coフェライト、Baフェライトからなる単体、多層膜、および混合物等が好適である。

【0071】本発明を適用したヨーク型ヘッドとしては図23～図26のような断面形状のものを用いることができる。強磁性体基板(例えば、NiZnフェライト、MnZnフェライト、MgZnフェライト)には溝が形成され、この溝には非磁性絶縁体(例えば、Al酸化物、Si酸化物、窒化アルミニウム、窒化シリコン、ダ

イヤモンドライクカーボン)が充填される。この非磁性絶縁体上に、非磁性絶縁層7、磁気抵抗効果素子、上下電極層2、磁極を形成する。図27は断面図が図23の場合の本発明のヨーク型ヘッドを上から見た図である。図27中のA~Nの各ポイントの膜構成は以下のとおりである。

## 【0072】

- A、強磁性体基板/非磁性絶縁体/下電極層2
- B、強磁性体基板/非磁性絶縁体/下電極層2/磁区制御用織バイアス層6
- C、強磁性体基板/非磁性絶縁体
- D、強磁性体基板
- E、強磁性体基板/非磁性絶縁層7/先端ヨーク層
- F、強磁性体基板/非磁性絶縁体/非磁性絶縁層7/先端ヨーク層
- G、強磁性体基板/非磁性絶縁層7/下電極層2/強磁性トンネル接合素子/上電極層
- H、強磁性体基板/非磁性絶縁層7/下電極層2/強磁性トンネル接合素子/先端ヨーク層
- I、強磁性体基板/非磁性絶縁層7/後部ヨーク層
- J、強磁性体基板/軟磁性層/後部ヨーク層
- K、強磁性体基板/非磁性絶縁体/非磁性絶縁層7/後部ヨーク層
- L、強磁性体基板/非磁性絶縁体/下電極膜/強磁性トンネル接合素子/後部ヨーク層
- M、強磁性体基板/非磁性絶縁体/膜厚調整層/磁区制御用織バイアス層6/上電極層8
- N、強磁性体基板/非磁性絶縁体/膜厚調整層/上電極層8

【0073】各層を構成する材料としては以下の材料が有力な候補となる。

- 1、強磁性体基板  
NiZnフェライト、MnZnフェライト、MgZnフェライト
- 2、非磁性絶縁体  
Al酸化物、Si酸化物、窒化アルミニウム、窒化シリコン、ダイヤモンドライクカーボン
- 3、磁区制御用織バイアス層6  
CoCrPt、CoCr、CoPt、CoCrTa、FeMn、NiMn、Ni酸化物、NiCo酸化物、IrMn、PtPdMn、ReMn
- 4、磁極及び軟磁性層  
NiFe、CoZr、又はCoFeB、CoZrMo、CoZrNb、CoZr、CoZrTa、CoHf、CoTa、CoTaHf、CoNbHf、CoZrNb、CoHfPd、CoTaZrNb、CoZrMoNi合金、FeAlSi、窒化鉄系材料、MnZnフェライト、NiZnフェライト、MgZnフェライト
- 5、下電極膜及び上電極膜  
Au、Cu、Mo、W、Ti

## 6、膜厚調整層

Al酸化物、Si酸化物、窒化アルミニウム、窒化シリコン、ダイヤモンドライクカーボン  
織バイアス層6の配置のしかたとしては図28~30の3通りが考えられる。

【0074】図28は強磁性トンネル接合素子の端部に接するように織バイアス層6を設置している。図29は強磁性トンネル接合素子の端部に一部重なるように織バイアス層6を設置している。図30は全面に重なるよう織バイアス層6を設置した例である。

【0075】強磁性トンネル接合部としては以下の構成のものを用いることができる。

- ・基板/下地層/フリー層/バリア層5/固定層4/固定させる層3/保護層
- ・基板/下地層/フリー層/第1MRエンハンス層/バリア層5/固定層4/固定させる層3/保護層
- ・基板/下地層/フリー層/バリア層5/第2MRエンハンス層/固定層4/固定させる層3/保護層
- ・基板/下地層/フリー層/第1MRエンハンス層/バリア層5/第2MRエンハンス層/固定層4/固定させる層3/保護層
- ・基板/下地層/固定させる層3/固定層4/バリア層5/フリー層/保護層
- ・基板/下地層/固定させる層3/固定層4/第1MRエンハンス層/バリア層5/フリー層/保護層
- ・基板/下地層/固定させる層3/固定層4/バリア層5/第2MRエンハンス層/フリー層/保護層
- ・基板/下地層/固定させる層3/固定層4/第1MRエンハンス層/バリア層5/第2MRエンハンス層/フリー層/保護層

30 30  
下地層としては、金属、酸化物、窒化物からなる単層膜、混合物膜、又は多層膜を用いる。具体的には、Ta、Hf、Zr、W、Cr、Ti、Mo、Pt、Ni、Ir、Cu、Ag、Co、Zn、Ru、Rh、Re、Au、Os、Pd、Nb、Vおよびこれらの材料の酸化物あるいは窒化物、からなる単層膜、混合物膜、又は多層膜を用いる。添加元素として、Ta、Hf、Zr、W、Cr、Ti、Mo、Pt、Ni、Ir、Cu、Ag、Co、Zn、Ru、Rh、Re、Au、Os、Pd、Nb、Vを用いることもできる。下地層は用いない場合もある。

【0076】フリー層としては、NiFe、CoFe、NiFeCo、FeCo、CoFeB、CoZrMo、CoZrNb、CoZr、CoZrTa、CoHf、CoTa、CoTaHf、CoNbHf、CoZrNb、CoHfPd、CoTaZrNb、CoZrMoNi合金又はアモルファス磁性材料を用いることができる。

【0077】バリア層5としては、酸化物、窒化物、酸化物と窒化物の混合物又は金属/酸化物2層膜、金属/窒化物2層膜、金属/(酸化物と窒化物との混合物)2

層膜 を用いる。Ti、V、Cr、Co、Cu、Zn、Y、Zr、Nb、Mo、Tc、Ru、Rh、Pd、Ag、Hf、Ta、W、Re、Os、Ir、Pt、Au、Si、Al、Ti、Ta、Pt、Ni、Co、Re、V の酸化物および窒化物の単体 多層膜 混合物 又はこれらとTi、V、Cr、Co、Cu、Zn、Y、Zr、Nb、Mo、Tc、Ru、Rh、Pd、Ag、Hf、Ta、W、Re、Os、Ir、Pt、Au、Si、Al、Ti、Ta、Pt、Ni、Co、Re、V の酸化物および窒化物の単体 多層膜 混合物との席層膜が有力な候補となる。

【0078】第1および第2MRエンハンス層としては Co、NiFeCo、FeCo等、又はCoFeB、CoZrMo、CoZrNb、CoZr、CoZrTa、CoHf、CoTa、CoTaHf、CoNbHf、CoZrNb、CoHfPd、CoTaZrNb、CoZrMoNi合金又はアモルファス磁性材料を用いる。MRエンハンス層を用いない場合は、用いた場合に比べて若干MR比が低下するが、用いない分だけ作製に要する工程数は低減する。

【0079】固定層4としては、Co、Ni、Feをベースにするグループからなる単体、合金、又は積層膜を用いる。Co、Ni、Feをベースにするグループからなる単体、合金、又は積層膜と、Ti、V、Cr、Co、Cu、Zn、Y、Zr、Nb、Mo、Tc、Ru、Rh、Pd、Ag、Hf、Ta、W、Re、Os、Ir、Pt、Au、Si、Al、Ti、Ta、Pt、Ni、Co、Re、Vをベースとするグループからなる単体、合金、又は積層膜と、組み合わせた積層膜を用いることも可能である。

【0080】Co/Ru/Co、CoFe/Ru/CoFe、CoFeNi/Ru/CoFeNi、Co/Cr/Co、CoFe/Cr/CoFe、CoFeNi/Cr/CoFeNiは有力な候補である。

【0081】固定させる層3としては、FeMn、NiMn、IrMn、RhMn、PtPdMn、ReMn、PtMn、PtCrMn、CrMn、CrAl、TbCo、Ni酸化物、Fe酸化物、Ni酸化物とCo酸化物の混合物、Ni酸化物とFe酸化物の混合物、Ni酸化物/Co酸化物2層膜、Ni酸化物/Fe酸化物2層膜、CoCr、CoCrPt、CoCrTa、PtCoなどを用いることができる。PtMn又はPtMnにTi、V、Cr、Co、Cu、Zn、Y、Zr、Nb、Mo、Tc、Ru、Rh、Pd、Ag、Hf、Ta、W、Re、Os、Ir、Pt、Au、Si、Al、Ti、Taを添加した材料は有力な候補である。

【0082】保護層としては、酸化物、窒化物、酸化物と窒化物の混合物又は金属/酸化物2層膜、金属/窒化物2層膜、金属/(酸化物と窒化物との混合物)2層膜、を用いる。Ti、V、Cr、Co、Cu、Zn、

Y、Zr、Nb、Mo、Tc、Ru、Rh、Pd、Ag、Hf、Ta、W、Re、Os、Ir、Pt、Au、Si、Al、Ti、Ta、Pt、Ni、Co、Re、V の酸化物および窒化物の単体、多層膜、混合物、又はこれらとTi、V、Cr、Co、Cu、Zn、Y、Zr、Nb、Mo、Tc、Ru、Rh、Pd、Ag、Hf、Ta、W、Re、Os、Ir、Pt、Au、Si、Al、Ti、Ta、Pt、Ni、Co、Re、V の酸化物および窒化物の単体、多層膜、混合物との席層膜が有力な候補となる。保護層は用いない場合もある。

【0083】次に、本発明の記録再生ヘッド及び記録再生システムへの適用例を示す。

【0084】図31は本発明を適用した記録再生ヘッドの概念図である。ヘッドは、基板42上に再生ヘッド45と、磁極43、コイル41、上磁極44からなる記録ヘッドとから形成されている。この際上部シールド膜と下部磁性膜とを共通にしても、別に設けてもかまわない。このヘッドにより、記録媒体上に信号を書き込み、又、記録媒体から信号を読み取るのである。再生ヘッド

20 の感知部分と、記録ヘッドの磁気ギャップはこのように同一スライダ上に重ねた位置に形成することで、同一とラックに同時に位置決めができる。このヘッドをスライダに加工し、磁気記録再生装置に搭載した。

【0085】図32は本発明の磁気抵抗効果素子を用いた磁気記録再生装置の概念図である。ヘッドライダーを兼ねる基板52上に、再生ヘッド51および記録ヘッド50を形成し、これを記録媒体53上に位置ぎめして再生を行う。記録媒体53は回転し、ヘッドライダーは記録媒体53の上を、0.2μm以下の高さ、あるいは接觸状態で対抗して相対運動する。この機構により、再生ヘッド51は記録媒体53に記録された磁気的信号を、その漏れ磁界54から読み取ることのできる位置に設定されるのである。

#### 【0086】

【実施例】最初に比較のために、従来例に記載されているAlおよびCuを下電極層2に用いて、図4の構造のヘッドを作成した。この際トンネル接合膜としては、/Ta(3nm)/Pt46Mn54(25nm)/Co90Fe10(5)/Ru(0.9)/Co90Fe10(5)/Al酸化物(2nm)/Co90Fe10(2nm)/Ni82Fe18(8nm)/Ta(3nm)を用いた。トンネル接合膜のうちAl酸化物層以外の層はいずれも、DCマグнетロンスパッタにより、流量50sccm、ガス圧1mTorrrのArガス雰囲気中において成膜した。成膜電流は0.1Aとした。背圧は $2 \times 10^{-10}$ Torrである。Al酸化物層はAl層をスパッタにより2nm成膜後に0.1mmTorrrの純酸素雰囲気中で20分間酸化させることにより形成させた。膜形成後には250°C、5時間の熱処理50 を成膜時の磁界とは直交する方向に500Oeの磁界を

印加しつつ行った。ヘッドを構成する各要素としては以下のものを用いた。

【0087】基板…厚さ2mmのアルチック上にアルミニナを10μm積層したもの

下シールド層1…厚さ1μmのCo65Ni12Fe23(組成はat%、以下同じ)

上シールド層9…厚さ1μmのCo89Zr4Ta4Cr3

絶縁層7…厚さ70nmのアルミニナ

縦バイアス層6…Cr(10nm)/Co74.5Cr10.5Pt15(36nm)

界面制御層…なし

下ギャップ層…厚さ70nmのアルミニナ

上ギャップ層…厚さ70nmのアルミニナ

上部層…なし

下シールド及び上シールドはメッキ法により形成させた。絶縁層7及び上下ギャップ層のアルミニナは、アルミニナターゲットをRFマグネットロンスパッタすることにより成膜した。この際、流量は50scm、Arガス圧は1mTorr、成膜パワーは0.1A、背圧は $3 \times 10^{-7}$ Torrとした。縦バイアス層6は、DCマグネットロンスパッタにより、流量50scm、ガス圧1mTorrのXeガス雰囲気中において成膜した。成膜電流は0.1Aとした。背圧は $2 \times 10^{-8}$ Torrである。

【0088】このヘッドを図31のような記録再生一体型ヘッドに加工およびスライダ加工し、CoCrTa系媒体上にデータを記録再生した。この際、書き込みトラック幅は3μm、書き込みギャップは0.2μm、読み込みトラック幅は2μmとした。書き込みヘッド部のコイル部作成時のフォトレジスト硬化工程は250°C、2時間とした。この工程により本来は素子高さ方向を向いていなければならぬ固定層4および固定させる層3の磁化方向が回転し、磁気抵抗効果素子として正しく動作しなくなつたので、再生ヘッド部および記録ヘッド部作成終了後に、200°C、5000e磁界中、1時間の着磁熱処理を行つた。この着磁熱処理によるフリー層の磁化容易軸の着磁方向への回転は、磁化曲線からほとんど観測されなかつた。媒体の保磁力は3.0kOe、MrTは0.35memu/cm<sup>2</sup>とした。試作したヘッドを用いて、再生出力、S/N、ピットエラーレートを測定した。試作完了直後と、試作完了後に環境温度100°C、湿度90%、1000時間環境試験後との両方の測定結果を図33および図34に示す。

【0089】Cu(40nm)を下電極層2に用いた場合は再生出力は3.1mVと大きく、環境試験前後でもほとんど変わらないが、S/Nは環境試験前は28dBであったのに対し環境試験後は21dBと大きく低下した。又、ピットエラーレートも環境試験前は $1 \times 10^{-6}$ だったのに対し、環境試験後は $1 \times 10^{-3}$ と悪くなつた。これは再生信号にバルクハウゼンノイズが乗つていて

るためであり、ヘッドのR-Hループを測定したところ、フリー層磁化反転のヒステリシスが大きくフリー層の磁壁移動に伴うバルクハウゼンノイズが発生している事が明らかになった。環境試験後のヘッドのTMR素子断面を顕微鏡により観察したところ、下電極部と下ギャップ層であるアルミニナ層との間で微少な剥離が生じており、この微少な剥離がTMR膜におけるフリー層や縦バイアス層6に与えられる応力の方向及び大きさの変化につながり、ヒステリシスの増加につながつたものと思われる。

【0090】一方、Al(40nm)を用いた場合は再生出力、S/N、ピットエラーレートはいずれも環境試験前後で変化しないものの、その値は環境試験前のCu(40nm)の場合と比較して大幅に小さいことがわかる。Al電極層表面のラフネスがバリア層5のラフネスを大きくし、再生出力を低下させたためと思われる。

【0091】次に、本発明の実施例として、本発明の下地層を用いて図4の構造のヘッドを作成した。この際強磁性トンネル接合部としては、/Ta(3nm)/Pt

20 4.6Mn54(25nm)/Co90Fe10(5)/Ru(0.9)/Co90Fe10(5)/Al酸化物(2nm)/Co90Fe10(2nm)/Ni82Fe18(8nm)/Ta(3nm)を用いた。トンネル接合膜のうちAl酸化物層以外の層はいずれも、DCマグネットロンスパッタにより、流量50scm、ガス圧1mTorrのArガス雰囲気中において成膜した。成膜電流は0.1Aとした。背圧は $2 \times 10^{-10}$ Torrである。Al酸化物層はAl層をスパッタにより2nm成膜後に0.1mmTorrの純酸素雰囲気中で20分間酸化させることにより形成させた。

【0092】膜形成後には250°C、5時間の熱処理を成膜時の磁界とは直交する方向に5000eの磁界を印加しつつ行った。ヘッドを構成する各要素としては以下のものを用いた。

【0093】基板…厚さ2mmのアルチック上にアルミニナを10μm積層したもの

下シールド層1…厚さ1μmのCo65Ni12Fe23(組成はat%、以下同じ)

上シールド層9…厚さ1μmのCo89Zr4Ta4Cr3

絶縁層7…厚さ70nmのアルミニナ

縦バイアス層6…Cr(10nm)/Co74.5Cr10.5Pt15(36nm)

界面制御層…なし

下ギャップ層…厚さ70nmのアルミニナ

上ギャップ層…厚さ70nmのアルミニナ

上部層…なし

下シールド及び上シールドはメッキ法により形成させた。絶縁層7及び上下ギャップ層のアルミニナは、アルミニナターゲットをRFマグネットロンスパッタすることによ

り成膜した。この際、流量は50 sccm、Arガス圧は1 mTorr、成膜パワーは0.1 A、背圧は $3 \times 10^{-7}$  Torrとした。総バイアス層6はDCマグネットロンスパッタにより、流量50 sccm、ガス圧1 mTorrのXeガス雰囲気中において成膜した。成膜電流は0.1 Aとした。背圧は $2 \times 10^{-8}$  Torrである。

【0094】このヘッドを図31のような記録再生一体型ヘッドに加工およびスライダ加工し、CoCrTa系媒体上にデータを記録再生した。この際、書き込みトラック幅は3 μm、書き込みギャップは0.2 μm、読み込みトラック幅は2 μmとした。書き込みヘッド部のコイル部作成時のフォトレジスト硬化工程は250°C、2時間とした。この工程により本来は素子高さ方向を向いていなければならぬ固定層4および固定させる層3の磁化方向が回転し、磁気抵抗効果素子として正しく動作しなくなつたので、再生ヘッド部および記録ヘッド部作成終了後に、200°C、500Oe磁界中、1時間の着磁熱処理を行つた。この着磁熱処理によるフリー層の磁化容易軸の着磁方向への回転は、磁化曲線からほとんど観測されなかつた。媒体の保磁力は3.0 kOe、MrTは0.35 memu/cm<sup>2</sup>とした。試作したヘッドを用いて、S/Nおよびピットエラーレートを測定した。環境温度100°C、湿度90%、1000時間環境試験後の測定結果を図35に示す。図には従来例のCu及びAlを下電極層2に用いた場合もあわせて示した。

【0095】図1に示したデータと、図33、図34、図35のデータをあわせて考えると、表面のラフネスが大きいAlを下電極層2に用いた場合はヘッドの出力が低く、それ以外の表面ラフネスの小さい膜を下電極層2に用いた場合はヘッド出力が大きい。

【0096】この点を確認する目的で、上述作成法で作れば高いヘッド出力が得られる下電極材料を、成膜条件を変えて成膜する事により表面ラフネスを変えて作成し、再生特性を測定した。

【0097】最初に、下電極材料としてMo(40 nm)を用い、その成膜時のArガス圧を変えることにより表面ラフネスを変えて、ヘッドを作成した。ヘッドの構成及び作成条件は下電極層2をのぞいて、図35のデータを取得した場合と同じである。図36に下電極層2のArガス圧と、下電極層2上をAFMにより観測した場合の平均粗さRa、ヘッドとした場合のS/N、およびピットエラーレートの関係である。Raが0.3 nm以下ではS/N及びピットエラーレートはほとんど変わらないが、0.3 nmを越えると急激にS/Nおよびピットエラーレートが低下することがわかる。

【0098】下電極成膜時の成膜ガス圧を変えただけでは、S/Nやピットエラーレートが変わっても、それが下電極層2表面のラフネスのせいであるといいきるのは難しい。そこで次に、他の方法で下電極層2表面のラフネスを変えることを考えた。すなわち、下電極層2の膜

厚を変えることにより下電極層2の膜厚を変えた。図37は、下電極層2材料としてMoを用いた場合の、下電極層2の膜厚と、下電極層2上を原子間力顕微鏡(AFM)により観測した場合の平均粗さRa、ヘッドとした場合のS/N、およびピットエラーレートの関係である。ヘッドの構成及び作成条件は下電極層2をのぞいて、図35のデータを取得した場合と同じである。成膜時のArガス圧を変えた場合と同様に、Raが0.3 nm以下ではS/N及びピットエラーレートはほとんど変わらないが、0.3 nmを越えると急激にS/Nおよびピットエラーレートが低下することがわかる。

【0099】図36及び図37の結果から、少なくともMo電極に関しては平均粗さ0.3 nmを越えるとS/N及びピットエラーレートが低下することがわかった。次に、他の材料を下電極に用いて同様の傾向があるかどうかを調べた。図38は、下電極層2材料としてTiを用いた場合の、下電極層2の膜厚と、下電極層2上をAFMにより観測した場合の平均粗さRa、ヘッドとした場合のS/N、およびピットエラーレートの関係である。ヘッドの構成及び作成条件は下電極層2をのぞいて、図35のデータを取得した場合と同じである。成膜時のArガス圧を変えた場合と同様に、Raが0.3 nm以下ではS/N及びピットエラーレートはほとんど変わらないが、0.3 nmを越えると急激にS/Nおよびピットエラーレートが低下しすることがわかる。

【0100】図36～図38の結果から、Ra 0.3 nmでS/Nおよびピットエラーレートがドラスティックに変わるのは、下地層材料やラフネスの作り方によらず、共通の現象であることがわかる。ただし、なぜ0.3 nmでドラスティックに変わるのは現段階ではよくわかっていない。この点を明らかにするためには、下地層表面のラフネスを変えて作成した強磁性トンネル接合部の、バリア層5部分のラフネスや膜質を透過電子顕微鏡による断面観測等により、詳細に調べる必要がある。

【0101】図3～図9の構造のヘッドを作成した。膜形成後には250°C、5時間の熱処理を成膜時の磁界とは直交する方向に500Oeの磁界を印加しつつ行った。ヘッドの各構成要素としては以下のものを用いた。

【0102】トンネル接合膜…Ta(3 nm)/Pt46Mn54(25 nm)/Co90Fe10(5)/Ru(0.9)/Co90Fe10(5)/Al酸化物(2 nm)/Co90Fe10(2 nm)/Ni82Fe18/(8)/Ta(3 nm)

基板…厚さ2 μmのアルチック上にアルミナを10 μm積層したもの

下シールド層1…厚さ1 μmのCo65Ni12Fe23(組成はat %、以下同じ)

下電極層2…Ta(5 nm)/Cu(5 nm)/Ta(5 nm)/Cu(5 nm)/Ta(5 nm)/Cu(5 nm)

上電極層8…Ta (5 nm) / Au (60 nm) / Ta (5 nm)

上シールド層9…厚さ1 μmのCo89Zr4Ta4Cr3

絶縁層7…厚さ70 nmのアルミナ

磁バイアス層6…Cr (10 nm) / Co74.5Cr10.5Pt15 (36 nm) (図9の構成の場合を除く)、Baフェライト (50 nm) (図9の構成の場合)

界面制御層…Cu (1.2 nm) (図10の構成の場合のみ適用)

下ギャップ層…厚さ70 nmのアルミナ

上ギャップ層…厚さ70 nmのアルミナ

上部層…なし

トンネル接合膜のうちA1酸化物層以外の層はいずれも、DCマグネットロンスパッタにより、流量50 sccm、ガス圧1 mTorrのArガス雰囲気中において成膜した。成膜電流は0.1 Aとした。背圧は $2 \times 10^{-10}$  Torrである。A1酸化物層はA1層をスパッタにより2 nm成膜後に0.1 mmTorrの純酸素雰囲気中で20分間酸化させることにより形成させた。

【0103】下シールド及び上シールドはメッキ法により形成させた。絶縁層7及び上下ギャップ層のアルミナは、アルミナターゲットをRFマグネットロンスパッタすることにより成膜した。この際、流量は50 sccm、Arガス圧は1 mTorr、成膜パワーは0.1 A、背圧は $3 \times 10^{-7}$  Torrとした。磁バイアス層6は、DCマグネットロンスパッタにより、流量50 sccm、ガス圧1 mTorrのXeガス雰囲気中において成膜した。成膜電流は0.1 Aとした。背圧は $2 \times 10^{-8}$  Torrである。

【0104】このヘッドを図31のような記録再生一体型ヘッドに加工およびスライダ加工し、CoCrTa系媒体上にデータを記録再生した。この際、書き込みトラック幅は3 μm、書き込みギャップは0.2 μm、読み込みトラック幅は2 μmとした。書き込みヘッド部のコイル部作成時のフォトレジスト硬化工程は250°C、2時間とした。この工程により本来は素子高さ方向を向いていなければならぬ固定層4および固定させる層3の磁化方向が回転し、磁気抵抗効果素子として正しく動作しなくなつたので、再生ヘッド部および記録ヘッド部作成終了後に、200°C、5000e磁界中、1時間の着磁熱処理を行つた。この着磁熱処理によるフリー層の磁化容易軸の着磁方向への回転は、磁化曲線からほとんど観測されなかつた。媒体の保磁力は3.0 kOe、MrTは0.35 memu/cm<sup>2</sup>とした。試作したヘッドを用いて、再生出力、S/N、再生出力が半減するマーク長(周波数)、ピットエラーレートを測定した。測定結果を図39に示す。

【0105】図23～図26に示したタイプのヨーク型

素子を試作した。トンネル接合膜としては、/Ta (3 nm) / Pt46Mn54 (25 nm) / Co90Fe10 (5) / Al酸化物 (2 nm) / Co90Fe10 (2 nm) / Ni82Fe18 / (8) / Ta (3 nm) を用いた。トンネル接合膜のうちAl酸化物層以外の層はいずれも、DCマグネットロンスパッタにより、流量50 sccm、ガス圧1 mTorrのArガス雰囲気中において成膜した。成膜電流は0.1 Aとした。背圧は $2 \times 10^{-10}$  Torrである。Al酸化物層はAl1

層をスパッタにより2 nm成膜後に0.1 mmTorrの純酸素雰囲気中で20分間酸化させることにより形成させた。膜形成後には250°C、5時間の熱処理を成膜時の磁界とは直交する方向に5000eの磁界を印加しつつ行った。500 nmのCoCrTaからなる磁バイアス膜の配置としては図28のものを用いた。基板にはMnZnフェライト、先端ヨークおよび後部ヨークとしては、Ta (5 nm) とNi80Fe20 (20 nm) を交互に積層して、トータルの膜厚を200 nmにしたもの用いた。

【0106】DCマグネットロンスパッタにより、流量50 sccm、ガス圧1 mTorrのXeガス雰囲気中において成膜した。成膜電流は0.1 Aとした。背圧は $2 \times 10^{-8}$  Torrである。非磁性絶縁体としては酸化Siを用いた。下電極としてはMo5 nmとAu (5 nm) を交互に積層した膜、軟磁性層としてはNi80Fe20を用いた。DCマグネットロンスパッタにより、流量50 sccm、ガス圧1 mTorrのArガス雰囲気中において成膜した。成膜電流は0.1 Aとした。背圧は $2 \times 10^{-8}$  Torrである。膜厚調整層としてはAl1酸化物を用いた。

【0107】RFマグネットロンスパッタすることにより成膜し、流量は50 sccm、Arガス圧は1 mTorr、成膜パワーは0.1 A、背圧は $3 \times 10^{-7}$  Torrとした。このヘッドを図31のような記録再生一体型ヘッドに加工およびスライダ加工し、CoCrTa系媒体上にデータを記録再生した。この際、書き込みトラック幅は1.5 μm、書き込みギャップは0.2 μm、読み込みトラック幅は0.7 μmとした。書き込みヘッド部のコイル部作成時のフォトレジスト硬化工程は250°C、2時間とした。この工程により本来は素子高さ方向を向いていなければならぬ固定層4および固定させる層3の磁化方向が回転し、磁気抵抗効果化素子として正しく動作しなくなつたので、再生ヘッド部および記録ヘッド部作成終了後に、200°C、5000e磁界中、1時間の着磁熱処理を行つた。この着磁熱処理による自由磁性層の磁化容易軸の着磁方向への回転は、磁化曲線からほとんど観測されなかつた。媒体の保磁力は2.8 kOeとした。試作したヘッドに対し、環境温度100°C、湿度90%、1000時間の環境試験を行つた後

に、再生出力、S/N、再生出力が半減するマーク長

(周波数)、ピットエラーレートを測定した。それぞれの場合の測定結果を図40に示す。

【0108】次に本発明を適用して試作された磁気ディスク装置の説明をする。

【0109】図41に示すように、磁気ディスク装置はベース上に3枚の磁気ディスクを備え、ベース裏面にヘッド駆動回路および信号処理回路と入出力インターフェイスとを収めている。外部とは32ビットのバスラインで接続される。磁気ディスクの両面には6個のヘッドが配置されている。ヘッドを駆動するためのロータリーアクチュエータとその駆動及び制御回路、ディスク回転用スピンドル直結モータが搭載されている。ディスクの直径は46mmであり、データ面は直径10mmから40mmまでを使用する。埋め込みサーボ方式を用い、サーボ面を有しないため高密度化が可能である。本装置は、小型コンピューターの外部記憶装置として直接接続が可能になっている。入出力インターフェイスには、キャッシュメモリを搭載し、転送速度が毎秒5から20メガバイトの範囲であるバスラインに対応する。又、外部コントローラを置き、本装置を複数台接続することにより、大容量の磁気ディスク装置を構成することも可能である。

【0110】

【発明の効果】以上説明した本発明によれば、表面が平坦であり、上下に位置する層との密着性に優れる下電極を有し、そのためにパリア層5が平坦であることからMR比が高く、剥離や素子異常の生じない、歩留まりの高い磁気抵抗効果ヘッド及びそれを用いた記録再生システムを得ることができた。

【図面の簡単な説明】

【図1】種々の下電極層2とガラス基板との付着力の測定結果

【図2】パリア層5のラフネスが大きい場合の強磁性トンネル接合部の断面概略図

【図3】本発明のシールド型強磁性トンネル接合ヘッド概念図(断面図)

【図4】本発明のシールド型強磁性トンネル接合ヘッド概念図(断面図)

【図5】本発明のシールド型強磁性トンネル接合ヘッド概念図(断面図)

【図6】本発明のシールド型強磁性トンネル接合ヘッド概念図(断面図)

【図7】本発明のシールド型強磁性トンネル接合ヘッド概念図(断面図)

【図8】本発明のシールド型強磁性トンネル接合ヘッド概念図(断面図)

【図9】本発明のシールド型強磁性トンネル接合ヘッド概念図(断面図)

【図10】本発明のシールド型強磁性トンネル接合ヘッド概念図(平面図)

【図11】本発明のシールド型強磁性トンネル接合ヘッド概念図(平面図)

【図12】本発明のシールド型強磁性トンネル接合ヘッド概念図(平面図)

【図13】本発明のシールド型強磁性トンネル接合ヘッド概念図(平面図)

【図14】本発明のシールド型強磁性トンネル接合ヘッド概念図(平面図)

【図15】本発明のシールド型強磁性トンネル接合ヘッド概念図(平面図)

【図16】本発明のシールド型強磁性トンネル接合ヘッド概念図(平面図)

【図17】本発明のシールド型強磁性トンネル接合ヘッドの作成手順を示す概念図

【図18】本発明のシールド型強磁性トンネル接合ヘッドの作成手順を示す概念図

【図19】本発明のシールド型強磁性トンネル接合ヘッドの作成手順を示す概念図

【図20】本発明のシールド型強磁性トンネル接合ヘッドの作成手順を示す概念図

【図21】本発明のシールド型強磁性トンネル接合ヘッドの作成手順を示す概念図

【図22】本発明のシールド型強磁性トンネル接合ヘッドの作成手順を示す概念図

【図23】本発明のヨーク型強磁性トンネル接合ヘッド概念図(断面図)

【図24】本発明のヨーク型強磁性トンネル接合ヘッド概念図(断面図)

【図25】本発明のヨーク型強磁性トンネル接合ヘッド概念図(断面図)

【図26】本発明のヨーク型強磁性トンネル接合ヘッド概念図(断面図)

【図27】本発明のヨーク型強磁性トンネル接合ヘッド概念図(平面図)

【図28】本発明のヨーク型強磁性トンネル接合ヘッドにおける、縦バイアス膜の配置概念図

【図29】本発明のヨーク型強磁性トンネル接合ヘッドにおける、縦バイアス膜の配置概念図

【図30】本発明のヨーク型強磁性トンネル接合ヘッドにおける、縦バイアス膜の配置概念図

【図31】本発明を適用した記録再生ヘッドの概念図

【図32】本発明の磁気抵抗効果素子を用いた磁気記録再生装置の概念図

【図33】下電極層2にCu(40nm)を用いた場合の再生出力、S/N及びピットエラーレート

【図34】下電極層2にCu(40nm)を用いた場合の再生出力、S/N及びピットエラーレート

【図35】下電極層2に種々の材料を用いた場合の再生出力、S/N、およびピットエラーレート

【図36】Mo下電極層2を成膜する際のArガス圧を

変えることにより、下電極層2の表面ラフネスを変えた場合の、シールド型ヘッドのS/N及びピットエラーレート

【図3 7】Mo下電極層2の膜厚を変えることにより、下電極層2の表面ラフネスを変えた場合の、シールド型ヘッドのS/N及びピットエラーレート

【図3 8】Mo下電極層2を成膜する際のArガス圧を変えることにより、下電極層2の表面ラフネスを変えた場合の、シールド型ヘッドのS/N及びピットエラーレート

【図3 9】種々のシールド型ヘッド構成におけるの再生出力、S/N、およびピットエラーレート

【図4 0】種々のヨーク型ヘッド構成におけるの再生出力、S/N、およびピットエラーレート

【図4 1】本発明を適用したディスク装置の構成図

【符号の説明】

1 下シールド層1

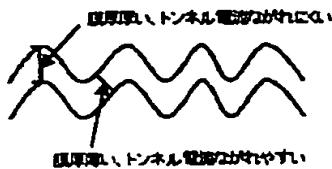
2 下電極層2

【図1】

| 下電極材料 | ( 膜厚 (nm) ) | 付着力 (GPa) | 表面粗度Ra (nm) |
|-------|-------------|-----------|-------------|
| Al    | 40          | 43        | 0.45        |
| Cu    | 40          | 19        | 0.24        |
| Ta    | 40          | 44        | 0.30        |
| Zr    | 40          | 43        | 0.30        |
| Tl    | 40          | 45        | 0.28        |
| Hf    | 40          | 45        | 0.25        |
| V     | 40          | 42        | 0.25        |
| Nb    | 40          | 43        | 0.24        |
| T     | 40          | 41        | 0.25        |
| V     | 40          | 42        | 0.25        |
| Nb    | 40          | 42        | 0.25        |
| Al    | 40          | 36        | 0.25        |
| Ag    | 40          | 37        | 0.24        |
| Pd    | 40          | 40        | 0.23        |
| Ta/Cu | 5/35        | 42        | 0.25        |
| Ta/Au | 5/35        | 43        | 0.24        |
| Ta/Ag | 5/35        | 42        | 0.25        |
| Ta/Pt | 5/35        | 43        | 0.24        |
| Ta/Pd | 5/35        | 43        | 0.25        |
| Zr/Cu | 5/35        | 42        | 0.25        |
| Hf/Cu | 5/35        | 43        | 0.24        |
| V/Cu  | 5/35        | 42        | 0.25        |
| Tl/Cu | 5/35        | 42        | 0.25        |
| Tl/Au | 5/35        | 43        | 0.24        |
| Tl/Ag | 5/35        | 41        | 0.25        |
| Tl/Pt | 5/35        | 42        | 0.24        |
| Tl/Pd | 5/35        | 43        | 0.25        |
| Nb/Cu | 5/35        | 41        | 0.25        |
| T/Cu  | 5/35        | 42        | 0.25        |
| V/Cu  | 5/35        | 42        | 0.25        |
| Nb/Cu | 5/35        | 42        | 0.24        |

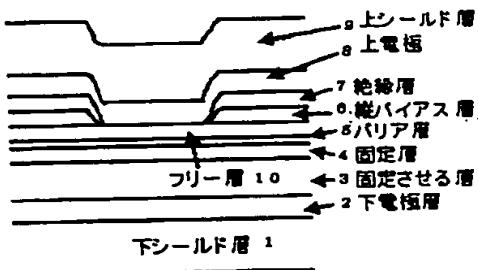
- 3 固定させる層3
- 4 固定層4
- 5 バリア層5
- 6 績バイアス層6
- 7 絶縁層7
- 8 上電極
- 9 上シールド層9
- 10 フリー層
- 41…コイル
- 10 42…基板
- 43…磁極
- 44…上磁極 45…再生ヘッド
- 46…ABS面
- 50…記録ヘッド
- 51…再生ヘッド
- 52…ヘッドスライダーを兼ねる基板
- 53…記録媒体
- 54…媒体からの漏れ磁界

【図2】

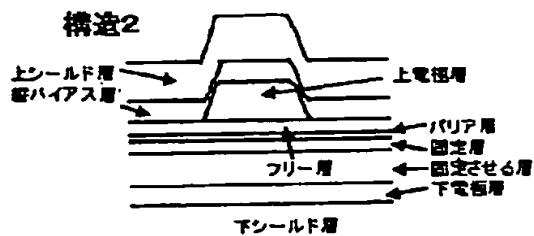


【図3】

構造1

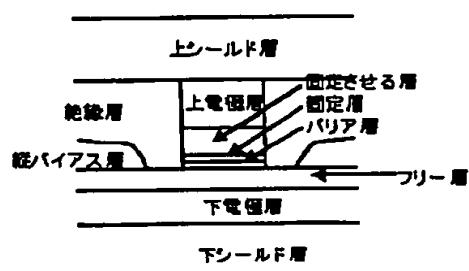


[图4]



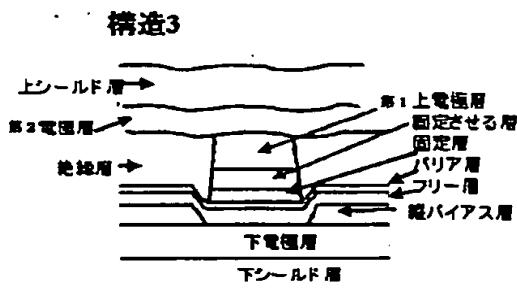
〔図6〕

精造4



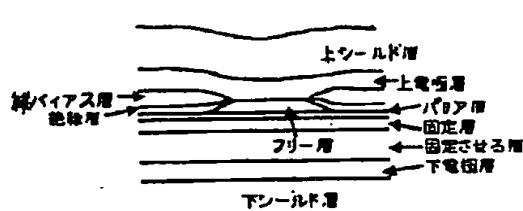
(图8)

(图5)



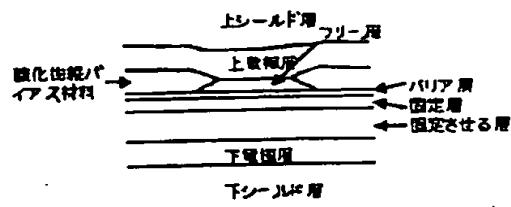
〔図7〕

精度5



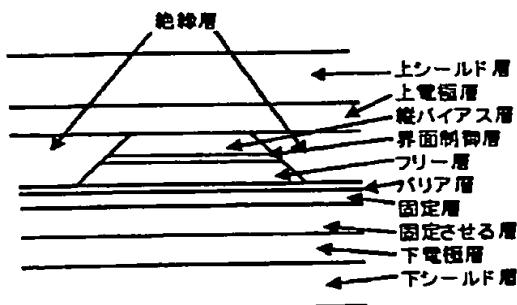
[图9]

精造6

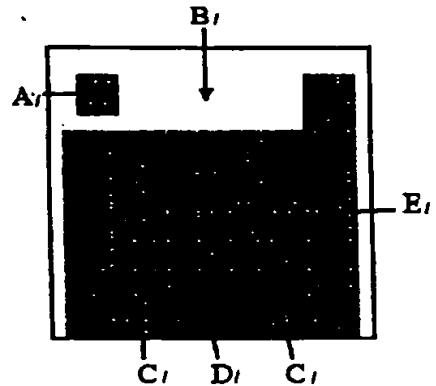


(图23)

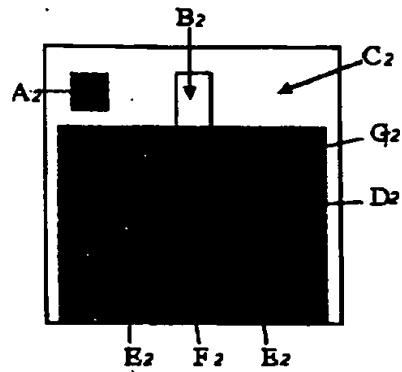
精道7



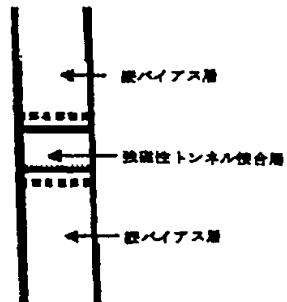
【図10】



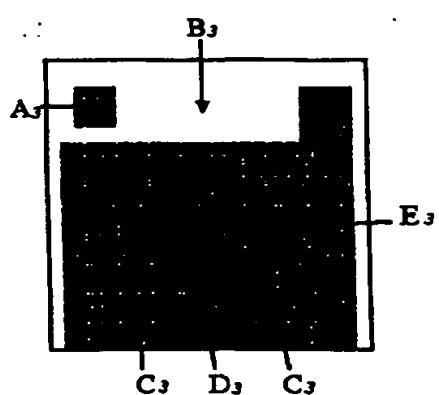
【図11】



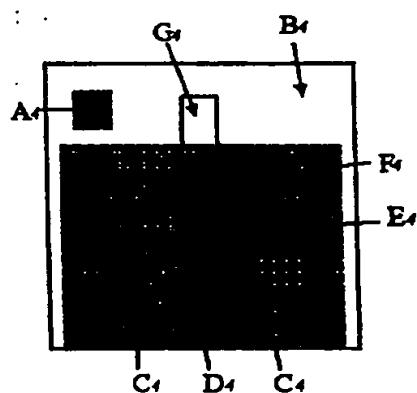
【図29】



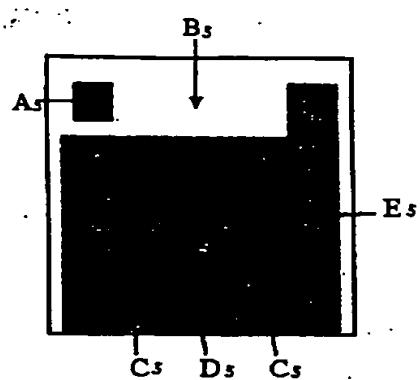
【図12】



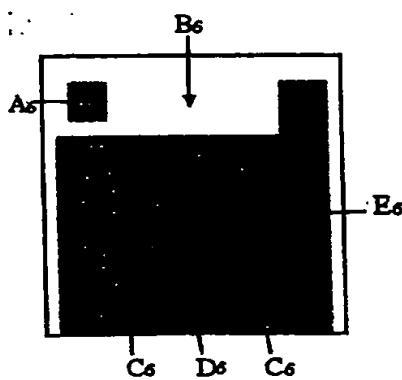
【図13】



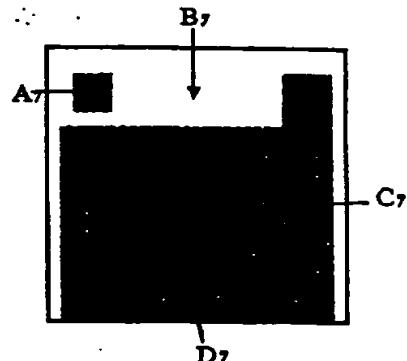
【図14】



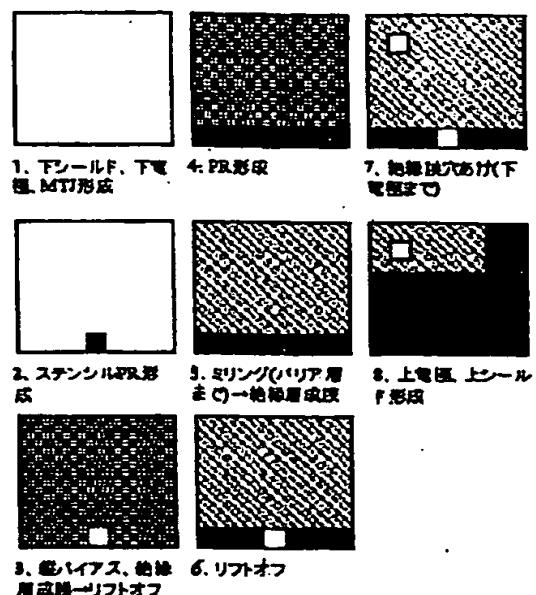
【図15】



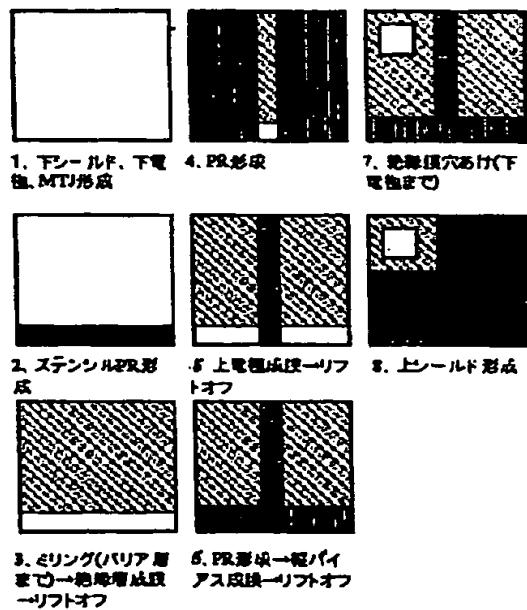
【図16】



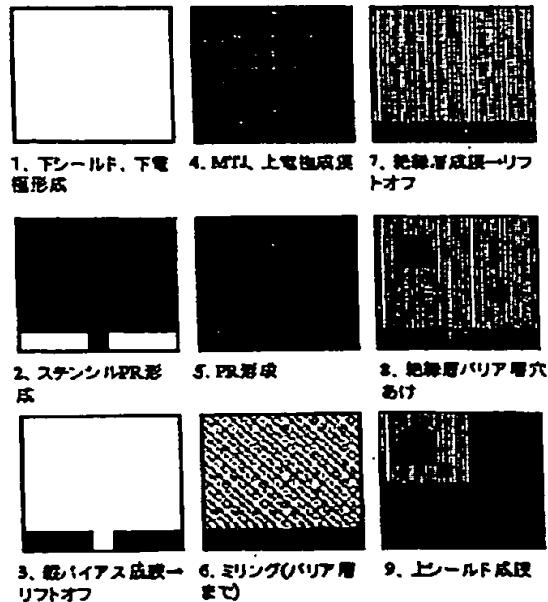
【図17】



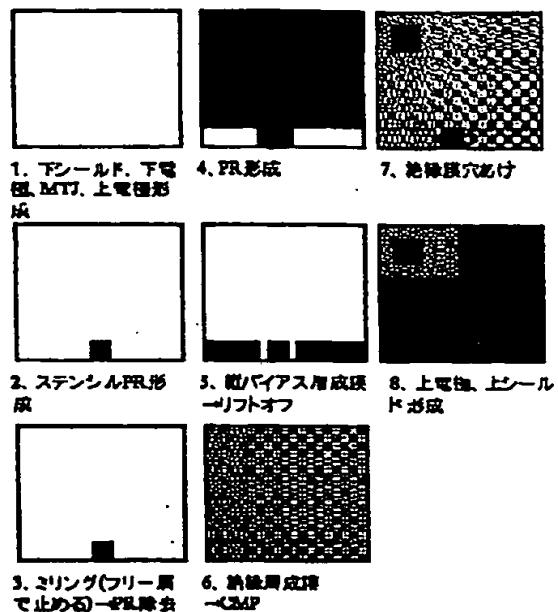
【図18】



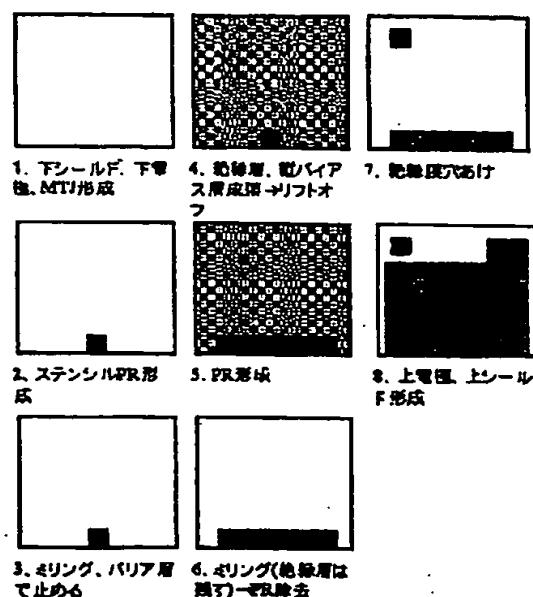
【図19】



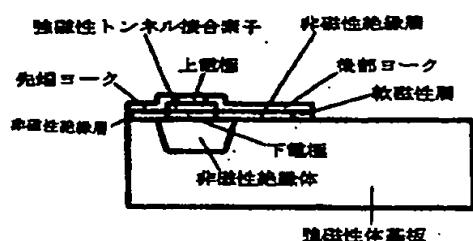
【図20】



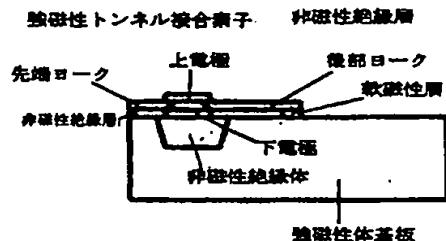
【図21】



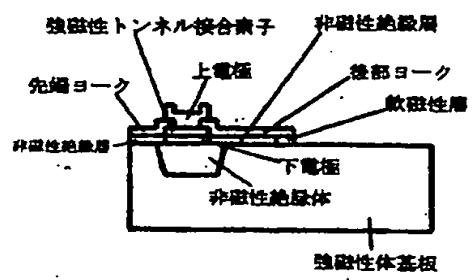
【図24】



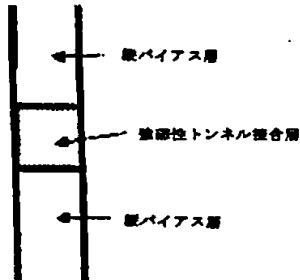
【図25】



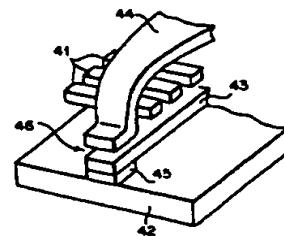
【図26】



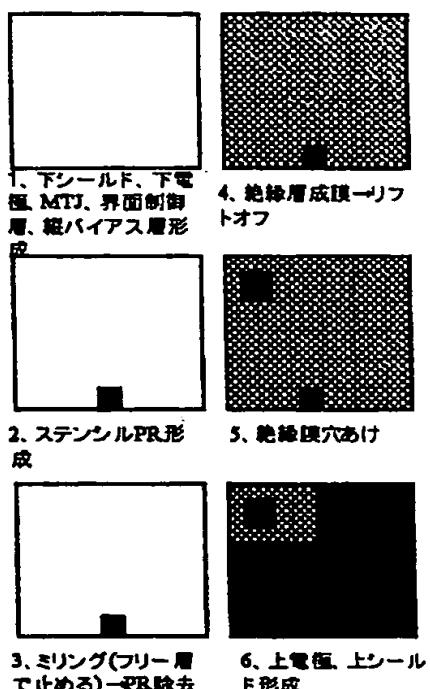
【図28】



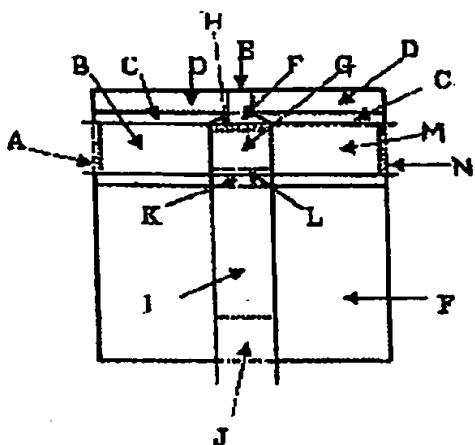
【図31】



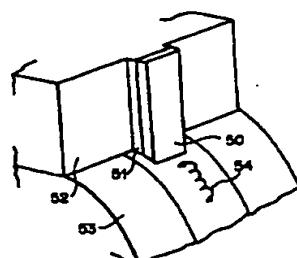
【図22】



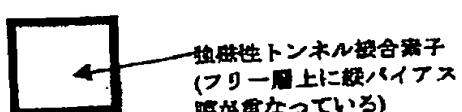
【図27】



【図32】



【図30】



【図33】

|          | 環境試験前 | 環境試験後 |
|----------|-------|-------|
| 再生出力(mV) | 3.1   | 3.2   |
| S/N(dB)  | 28    | 21    |

ピットエラー率  
1×10<sup>-4</sup>以下 1×10<sup>-3</sup>程度

【図34】

|          | 環境試験前 | 環境試験後 |
|----------|-------|-------|
| 再生出力(mV) | 1.6   | 1.6   |
| S/N(dB)  | 24    | 24    |

ピットエラーレート  
1×10<sup>-3</sup>程度 1×10<sup>-4</sup>程度

【図36】

| 構成                                     | 図3        | 図4        | 図5        | 図6        | 図7        | 図8        | 図9        |
|--|-----------|-----------|-----------|-----------|-----------|-----------|-----------|
| 再生出力(mV)<br>S/N(dB)                    | 3.6<br>28 | 2.6<br>21 | 3.6<br>21 | 3.7<br>21 | 3.6<br>21 | 3.6<br>21 | 3.6<br>21 |
| ピットエラーレート<br>初期再生出力半減する<br>回路再生出力(FCD) | 120<br>81 | 100<br>80 | 120<br>81 | 100<br>80 | 120<br>81 | 100<br>80 | 120<br>81 |
| S/N(dB)                                | 81        | 90        | 51        | 61        | 80        | 23        | 29        |

|                     | 図23                   | 図24 | 図25 | 図26 |
|---------------------|-----------------------|-----|-----|-----|
| 再生出力(mV)            | 29                    | 32  | 33  | 34  |
| 再生出力が半減するイーグル長(FCD) | 215                   | 260 | 269 | 261 |
| S/N(dB)             | 88                    | 85  | 86  | 85  |
| ピットエラーレート           | 1×10 <sup>-4</sup> 以下 | 回左  | 回左  | 回左  |

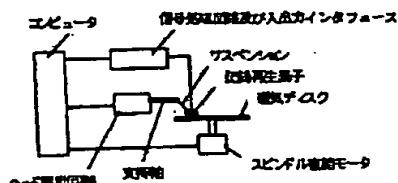
【図37】

【図35】

| 下電極材料       | (膜厚 (nm)) | S/N (dB) | BER ( $\times 10^{-4}$ ) |    |
|-------------|-----------|----------|--------------------------|----|
| Al(従来例)     | 40        | 24       | 10                       | 程度 |
| Cu(従来例)     | 40        | 21       | 100                      | 程度 |
| Ta          | 40        | 28       | 1                        | 以下 |
| Zr          | 40        | 28       | 1                        | 以下 |
| Ti          | 40        | 28       | 1                        | 以下 |
| Hf          | 40        | 27       | 1                        | 以下 |
| V           | 40        | 27       | 1                        | 以下 |
| Mo          | 40        | 28       | 1                        | 以下 |
| Y           | 40        | 27       | 1                        | 以下 |
| Nb          | 40        | 28       | 1                        | 以下 |
| As          | 40        | 25       | 1                        | 以下 |
| Ag          | 40        | 25       | 1                        | 以下 |
| Pd          | 40        | 28       | 1                        | 以下 |
| Ta/Cu/Ta    | 5/30/5    | 29       | 1                        | 以下 |
| Ta/Cu       | 5/35      | 28       | 1                        | 以下 |
| (Ta/Cu) × 4 | 5/5       | 31       | 1                        | 以下 |
| Ta/Au/Ta    | 5/30/5    | 28       | 1                        | 以下 |
| Ta/Ag/Ta    | 5/30/5    | 28       | 1                        | 以下 |
| Ta/Pt/Ta    | 5/30/5    | 28       | 1                        | 以下 |
| Ta/Pd/Ta    | 5/30/5    | 28       | 1                        | 以下 |
| Zr/Cu/Zr    | 5/30/5    | 29       | 1                        | 以下 |
| Hf/Cu/Hf    | 5/30/5    | 28       | 1                        | 以下 |
| Hf/Cu       | 5/35      | 28       | 1                        | 以下 |
| V/Cu/V      | 5/30/5    | 28       | 1                        | 以下 |
| V/Cu        | 5/35      | 28       | 1                        | 以下 |
| Ti/Cu/Ti    | 5/30/5    | 29       | 1                        | 以下 |
| Ti/Cu       | 5/35      | 29       | 1                        | 以下 |
| (Ti/Cu) × 4 | 5/5       | 30       | 1                        | 以下 |
| Ti/Au/Ti    | 5/30/5    | 28       | 1                        | 以下 |
| Ti/As/Ti    | 5/30/5    | 28       | 1                        | 以下 |
| Ti/Pt/Ti    | 5/30/5    | 29       | 1                        | 以下 |
| Ti/Pd/Ti    | 5/30/5    | 28       | 1                        | 以下 |
| Mo/Cu/Mo    | 5/30/5    | 28       | 1                        | 以下 |
| Mo/Cu       | 5/5       | 32       | 1                        | 以下 |
| Os/Cu/Os    | 5/5       | 29       | 1                        | 以下 |
| Y/Cu/Y      | 5/30/5    | 28       | 1                        | 以下 |
| Nb/Cu/Nb    | 5/30/5    | 29       | 1                        | 以下 |

| Azガス圧<br>(mTorr) | Ra<br>(nm) | S/N<br>(dB) | ピットエラー<br>レート         |
|------------------|------------|-------------|-----------------------|
| 1                | 0.24       | 28          | $1 \times 10^{-4}$ 以下 |
| 2                | 0.26       | 28          | $1 \times 10^{-4}$ 以下 |
| 4                | 0.30       | 26          | $1 \times 10^{-4}$ 以下 |
| 6                | 0.35       | 21          | $1 \times 10^{-3}$ 程度 |
| 8                | 0.46       | 16          | 測定できず                 |

【図41】



【図39】

| Mo膜厚<br>(nm) | Ra<br>(nm) | S/N<br>(dB) | ピットエラー<br>レート         |
|--------------|------------|-------------|-----------------------|
| 40           | 0.24       | 28          | $1 \times 10^{-4}$ 以下 |
| 100          | 0.27       | 27          | $1 \times 10^{-4}$ 以下 |
| 200          | 0.31       | 26          | $1 \times 10^{-4}$ 以下 |
| 400          | 0.37       | 22          | $5 \times 10^{-3}$ 程度 |
| 800          | 0.47       | 14          | 測定できず                 |

【図40】

| Azガス圧<br>(mTorr) | Ra<br>(nm) | S/N<br>(dB) | ピットエラー<br>レート         |
|------------------|------------|-------------|-----------------------|
| 1                | 0.25       | 28          | $1 \times 10^{-4}$ 以下 |
| 2                | 0.27       | 27          | $1 \times 10^{-4}$ 以下 |
| 4                | 0.29       | 26          | $1 \times 10^{-4}$ 以下 |
| 6                | 0.33       | 22          | $1 \times 10^{-3}$ 程度 |
| 8                | 0.46       | 18          | $1 \times 10^{-1}$ 程度 |

## フロントページの続き

(72)発明者 石綿 延行  
東京都港区芝五丁目7番1号 日本電気株式会社内

(72)発明者 中田 正文  
東京都港区芝五丁目7番1号 日本電気株式会社内

(72)発明者 松寺 久雄  
東京都港区芝五丁目7番1号 日本電気株式会社内

(72)発明者 柏植 久尚  
東京都港区芝五丁目7番1号 日本電気株式会社内

(72)発明者 上條 敦  
東京都港区芝五丁目7番1号 日本電気株式会社内

Fターム(参考) SD034 AA03 BA05 BA09 BA15 BA16  
BA18 BB08 BB12 DA07